

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-262011

(43) 公開日 平成11年(1999) 9月24日

(51) Int.Cl.⁶

H 0 4 N 7/30

G 0 9 G 5/00

識別記号

5 2 0

F I

H 0 4 N 7/133

G 0 9 G 5/00

Z

5 2 0 V

審査請求 未請求 請求項の数 3 O L (全 12 頁)

(21) 出願番号 特願平10-61351

(22) 出願日 平成10年(1998) 3月12日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通 2 丁目 5 番 5 号

(72) 発明者 平瀬 勝典

大阪府守口市京阪本通 2 丁目 5 番 5 号 三
洋電機株式会社内

(72) 発明者 松浦 信一

大阪府守口市京阪本通 2 丁目 5 番 5 号 三
洋電機株式会社内

(72) 発明者 村島 弘嗣

大阪府守口市京阪本通 2 丁目 5 番 5 号 三
洋電機株式会社内

(74) 代理人 弁理士 香山 秀幸

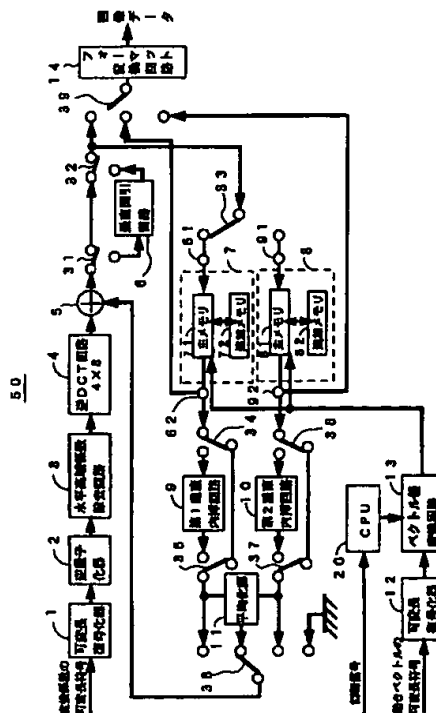
最終頁に続く

(54) 【発明の名称】 動画像復号化装置

(57) 【要約】

【課題】 この発明は、用途等に応じて異なる復号化が行える動画像再生装置を提供することを目的とする。

【解決手段】 直交変換係数のうちの水平周波数の低域部分の係数のみを使用して逆直交変換を行って得た画像に基づいて水平方向が $1/2$ に圧縮された第 1 の再生画像データを生成する第 1 の再生画像データ生成手段、第 1 の再生画像データを垂直方向に $1/2$ に間引いて、水平方向および垂直方向がそれぞれ $1/2$ に圧縮された第 2 の再生画像データを生成する第 2 の再生画像データ生成手段、第 1 の再生画像データ生成手段によって生成された第 1 の再生画像に基づいて復号化データを生成する第 1 の復号化データ生成手段、第 2 の再生画像データ生成手段によって生成された第 2 の再生画像に基づいて復号化データを生成する第 2 の復号化データ生成手段、ならびに第 1 の復号化データ生成手段と第 2 の復号化データ生成手段とを切り換える切替手段を備えている。



【特許請求の範囲】

【請求項1】 直交変換係数のうちの水平周波数の低域部分の係数のみを使用して逆直交変換を行って得た画像に基づいて水平方向が $1/2$ に圧縮された第1の再生画像データを生成する第1の再生画像データ生成手段、

第1の再生画像データを垂直方向に $1/2$ に間引いて、水平方向および垂直方向がそれぞれ $1/2$ に圧縮された第2の再生画像データを生成する第2の再生画像データ生成手段、

第1の再生画像データ生成手段によって生成された第1の再生画像に基づいて復号化データを生成する第1の復号化データ生成手段、

第2の再生画像データ生成手段によって生成された第2の再生画像に基づいて復号化データを生成する第2の復号化データ生成手段、ならびに第1の復号化データ生成手段と第2の復号化データ生成手段とを切り換える切替手段を備えている動画復号化装置。

【請求項2】 入力信号から得られた所定の大きさのブロック単位の直交変換係数のうち、水平周波数の高域部分の係数を除去して変換係数を半分に削減する係数削減回路、

係数削減回路によって削減された変換係数を用いて逆直交変換を行うことにより、ブロック単位毎に水平方向が $1/2$ に圧縮された再生画像データまたは時間軸予測誤差データを得る逆直交変換回路、

逆直交変換回路によって得られた時間軸予測誤差データと所定の参照画像データとに基づいて、水平方向が $1/2$ に圧縮された再生画像データを生成する加算器、逆直交変換回路または加算器によって得られた再生画像データ（以下、第1の再生画像データという）を垂直方向に $1/2$ に間引いて、水平方向および垂直方向がそれぞれ $1/2$ に圧縮された第2の再生画像データを生成するための垂直間引回路、

第1の再生画像データおよび第2の再生画像データのうち、復号モードが第1復号モードである場合には第1の再生画像データを出力し、復号モードが第2復号モードである場合には第2の再生画像データを出力する第1の切替手段、

第1の切替手段から出力される画像データを第1参照画像用メモリまたは第2参照画像用メモリに送るためのメモリ選択用スイッチ、

第1参照画像用メモリから出力される画像データに対して垂直間引回路によって間引かれた水平ラインを内挿するための第1垂直内挿回路、

第2参照画像用メモリから出力される画像データに対して垂直間引回路によって間引かれた水平ラインを内挿するための第2垂直内挿回路、

第1参照画像用メモリから出力される画像データおよび第1垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第1参照画像

用メモリから出力される画像データを選択し、復号モードが第2復号モードである場合には第1垂直内挿回路から出力される画像データを選択する第2の切替手段、

第2参照画像用メモリから出力される画像データおよび第2垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第2参照画像用メモリから出力される画像データを選択し、復号モードが第2復号モードである場合には第2垂直内挿回路から出力される画像データを選択する第3の切替手段、

第2の切替手段から出力される画像データと第3の切替手段から出力される画像データとの平均をとる平均化回路、

第2の切替手段から出力される画像データ、第3の切替手段から出力される画像データ、平均化回路から出力される画像データおよび接地電圧を切り換えて、上記加算器に参照画像データとして送る参照画像切替スイッチ、ならびに第1の切替手段から出力される画像データ、第1参照画像用メモリから出力される画像データおよび第2参照画像用メモリから出力される画像データを切り換えて出力する出力画像データ切替スイッチ、を備えている動画復号化装置。

【請求項3】 入力信号から得られた所定の大きさのブロック単位の直交変換係数のうち、水平周波数の高域部分の係数を除去して変換係数を半分に削減する係数削減回路、

係数削減回路によって削減された変換係数を用いて逆直交変換を行うことにより、ブロック単位毎に水平方向が $1/2$ に圧縮された再生画像データまたは時間軸予測誤差データを得る逆直交変換回路、

逆直交変換回路によって得られた時間軸予測誤差データと所定の参照画像データとに基づいて、水平方向が $1/2$ に圧縮された再生画像データを生成する加算器、

逆直交変換回路または加算器によって得られた再生画像データ（以下、第1の再生画像データという）を垂直方向に $1/2$ に間引いて、水平方向および垂直方向がそれぞれ $1/2$ に圧縮された第2の再生画像データを生成するための垂直間引回路、

第1の再生画像データおよび第2の再生画像データのうち、復号モードが第1復号モードである場合には第1の再生画像データを出力し、復号モードが第2復号モードである場合には第2の再生画像データを出力する第1の切替手段、

第1の参照画像用メモリを接続するための第1メモリ接続用入力端子および第1メモリ接続用出力端子、

第2の参照画像用メモリを接続するための第2メモリ接続用入力端子および第2メモリ接続用出力端子、

第1の切替手段から出力される画像データを第1メモリ接続用入力端子または第2メモリ接続用入力端子に送るためのメモリ選択用スイッチ、

第1メモリ接続用出力端子から出力される画像データに

対して垂直間引回路によって間引かれた水平ラインを内挿するための第1垂直内挿回路、

第2メモリ接続用出力端子から出力される画像データに対して垂直間引回路によって間引かれた水平ラインを内挿するための第2垂直内挿回路、

第1メモリ接続用出力端子から出力される画像データおよび第1垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第1メモリ接続用出力端子から出力される画像データを選択し、復号モードが第2復号モードである場合には第1垂直内挿回路から出力される画像データを選択する第2の切替手段、

第2メモリ接続用出力端子から出力される画像データおよび第2垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第2メモリ接続用出力端子から出力される画像データを選択し、復号モードが第2復号モードである場合には第2垂直内挿回路から出力される画像データを選択する第3の切替手段、

第2の切替手段から出力される画像データと第3の切替手段から出力される画像データとの平均をとる平均化回路、

第2の切替手段から出力される画像データ、第3の切替手段から出力される画像データ、平均化回路から出力される画像データおよび接地電圧を切り換えて、上記加算器に参照画像データとして送る参照画像切替スイッチ、ならびに第1の切替手段から出力される画像データ、第1メモリ接続用出力端子から出力される画像データおよび第2メモリ接続用出力端子から出力される画像データを切り換えて出力する出力画像データ切替スイッチ、を備えている動画像復号化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、MPEG方式で圧縮符号化された信号を復号化して、原画像の解像度より低い解像度の再生画像を得るのに適した動画像復号化装置に関する。

【0002】

【従来の技術】従来から、デジタルTVなどの分野において画像データを圧縮符号化するための画像符号化方式として、MPEG (Moving Picture Expert Group)方式が知られている。

【0003】MPEG方式の代表的なものに、MPEG1とMPEG2とがある。MPEG1では、順次走査(ノンインターレース)の画像のみ扱われていたが、MPEG2では、順次走査の画像だけでなく、飛び越し走査(インターレース走査)の画像も扱われるようになった。

【0004】これらのMPEGの符号化には、動き補償予測(時間的圧縮)、DCT(空間的圧縮)及びエント

ロピー符号化(可変長符号化)が採用されている。MPEGの符号化では、まず、16(水平方向画素数)×16(垂直方向画素数)の大きさのマクロブロック単位ごとに、時間軸方向の予測符号化(MPEG1ではフレーム予測符号化が、MPEG2ではフレーム予測符号化またはフィールド予測符号化)が行われる。予測符号化方式に対応してIピクチャ、Pピクチャ、Bピクチャの3種類の画像タイプが存在する。以下においては、フレーム予測符号化を例にとりて説明する。

10 【0005】(1)Iピクチャ：フレーム内の情報のみから符号化された画面で、フレーム間予測を行わずに生成される画面であり、Iピクチャ内の全てのマクロブロック・タイプは、フレーム内情報のみで符号化するフレーム内予測符号化である。

【0006】(2)Pピクチャ：IまたはPピクチャからの予測を行うことによってできる画面であり、一般的に、Pピクチャ内のマクロブロック・タイプは、フレーム内情報のみで符号化するフレーム内符号化と、過去の再生画像から予測する順方向フレーム間予測符号化との両方を含んでいる。

【0007】(3)Bピクチャ：双方向予測によってできる画面で、一般的に、以下のマクロブロック・タイプを含んでいる。

a. フレーム内情報のみで符号化するフレーム内予測符号化

b. 過去の再生画像から予測する順方向フレーム間予測符号化

c. 未来から予測する逆方向フレーム間予測符号化

d. 前後両方の予測による内挿的フレーム間予測符号化
30 ここで、内挿的フレーム間予測とは、順方向予測と逆方向予測の2つの予測を対応画素間で平均することをいう。

【0008】MPEG符号器では、原画像の画像データは、16(水平方向画素数)×16(垂直方向画素数)の大きさのマクロブロック単位に分割される。マクロブロック・タイプがフレーム内予測符号化以外のマクロブロックに対しては、マクロブロック・タイプに応じたフレーム間予測が行われ、予測誤差データが生成される。

【0009】マクロブロック単位毎の画像データ(マクロブロック・タイプがフレーム内予測符号化である場合)または予測誤差データ(マクロブロック・タイプがフレーム間予測符号化である場合)は、8×8の大きさの4つのサブブロックに分割され、各サブブロックの画像データに直交変換の1種である2次元離散コサイン変換(DCT: Discrete Cosine Transform)が数式1に基づいて行われる。つまり、図5に示すように、8×8の大きさのブロック内の各データf(i, j)に基づいて、uv空間(u: 水平周波数, v: 垂直周波数)における各DCT(直交変換)係数F(u, v)が得られる。
50

【0010】

$$F(u, v) = \frac{1}{4} \cdot C(u) C(v) \sum_{i=0}^7 \sum_{j=0}^7 f(i, j) \times \cos \left\{ \frac{(2i+1)u\pi}{2M} \right\} \cos \left\{ \frac{(2j+1)v\pi}{2N} \right\}$$

ただし、

$$i, u = 0, 1, 2, \dots, 7$$

$$j, v = 0, 1, 2, \dots, 7$$

$$C(u), C(v) = \begin{cases} 1/\sqrt{2} & u=0 \text{ または } v=0 \\ 1 & u \neq 0, v \neq 0 \end{cases}$$

【0011】MPEG1では、DCTには、フレームDCTモードのみであるが、MPEG2のフレーム構造では、マクロブロック単位でフレームDCTモードとフィールドDCTモードに切り換えることができる。ただし、MPEG2のフィールド構造では、フィールドDCTモードのみである。

【0012】フレームDCTモードでは、16×16のマクロブロックが、4分割され左上の8×8のブロック、右上の8×8のブロック、左下の8×8のブロック、右下の8×8のブロック毎にDCTが行われる。

【0013】一方、フィールドDCTモードでは、16×16のマクロブロックの左半分の8（水平方向画素数）×16（垂直方向画素数）のブロック内の奇数ラインのみからなる8×8のデータ群、左半分の8×16のブロック内の偶数ラインのみからなる8×8のデータ群、右半分の8（水平方向画素数）×16（垂直方向画素数）のブロック内の奇数ラインのみからなる8×8のデータ群および右半分の8×16のブロック内の偶数ラインのみからなる8×8のデータ群の各データ群毎にDCTが行われる。

【0014】上記のようにして得られたDCT係数に対して量子化が施され、量子化されたDCT係数が生成される。量子化されたDCT係数は、ジグザグスキャンまたはオルタネートスキャンされて1次元に並べられ、可変長符号器によって符号化される。MPEG符号器からは、可変長符号器によって得られた変換係数の可変長符号とともに、マクロブロック・タイプを示す情報を含む

制御情報および動きベクトルの可変長符号が出力される。

【0015】図4は、MPEG復号器の構成を示すブロック図である。

【0016】変換係数の可変長符号は、可変長復号化器101に送られる。マクロブロック・タイプを含む制御信号はCPU110に送られる。動きベクトルの可変長符号は、可変長復号化器109に送られて復号化される。可変長復号化器109によって得られた動きベクトルは、第1参照画像用メモリ106および第2参照画像用メモリ107に、参照画像の切り出し位置を制御するための制御信号として送られる。

【0017】可変長復号化器101は、変換係数の可変長符号を復号化する。逆量子化器102は、可変長復号化器101から得られた変換係数（量子化されたDCT係数）を逆量子化してDCT係数に変換する。

【0018】逆DCT回路103は、逆量子化器102で生成されたDCT係数列を8×8のサブブロック単位のDCT係数に戻すとともに、数式2に示す逆変換式に基づいて8×8の逆DCTを行う。つまり、図5に示すように、8×8のDCT係数F(u, v)に基づいて、8×8のサブブロック単位のデータf(i, j)が得られる。また、4つのサブブロック単位のデータf(i, j)に基づいて1つのマクロブロック単位の再生画像データまたは予測誤差データを生成する。

【0019】

【数2】

$$f(i, j) = \frac{1}{4} \sum_{u=0}^7 \sum_{v=0}^7 C(u) C(v) \cdot F(u, v) \times \cos \left\{ \frac{(2i+1)u\pi}{16} \right\} \cos \left\{ \frac{(2j+1)v\pi}{16} \right\}$$

ただし、

$$i, u = 0, 1, 2, \dots, 7$$

$$j, v = 0, 1, 2, \dots, 7$$

$$C(u), C(v) = \begin{cases} 1/\sqrt{2} & u=0 \text{ または } v=0 \\ 1 & u \neq 0, v \neq 0 \end{cases}$$

【0020】逆DCT回路103によって生成されたマクロブロック単位の予測誤差データには、そのマクロブロック・タイプに応じた参照画像データが加算器104によって加算されて、再生画像データが生成される。参照画像データは、スイッチ112を介して加算器104に送られる。ただし、逆DCT回路103から出力されたデータがフレーム内予測符号に対する再生画像データである場合には、参照画像データは加算されない。

【0021】逆DCT回路103または加算器104によって得られたマクロブロック単位の画像データが、Bピクチャに対する再生画像データである場合には、その再生画像データはスイッチ113に送られる。

【0022】逆DCT回路103または加算器104によって得られたマクロブロック単位の再生画像データが、IピクチャまたはPピクチャに対する再生画像データである場合には、その再生画像データはスイッチ111を介して第1参照画像用メモリ106または第2参照画像用メモリ107に格納される。スイッチ111は、CPU110によって制御される。

【0023】平均化部108は、メモリ106、107から読出された再生画像データを平均して、内挿的フレーム間予測符号化に用いられる参照画像データを生成する。

【0024】スイッチ112は、CPU110によって次のように制御される。逆DCT回路103から出力されたデータがフレーム内予測符号に対する再生画像データである場合には、スイッチ112の共通端子が接地端子に切り換えられる。

【0025】逆DCT回路103から出力されたデータが順方向フレーム間予測符号に対する予測誤差データである場合または逆方向フレーム間予測符号に対する予測誤差データである場合には、スイッチ112の共通端子が第1参照画像用メモリ106の出力が送られる端子または第2参照画像用メモリ107の出力が送られる端子のいずれか一方を選択するように切り換えられる。なお、参照画像用メモリ106、107から参照画像が読み出される場合には、可変長復号化器109からの動きベクトルに基づいて、参照画像の切り出し位置が制御される。

【0026】逆DCT回路103から出力されたデータが内挿的フレーム間予測符号に対する予測誤差データである場合には、スイッチ112の共通端子が平均化部108の出力が送られる端子を選択するように切り換えられる。

【0027】スイッチ113は、加算器104から送られてくるBピクチャに対する再生画像データ、参照画像用メモリ106に格納されたIピクチャまたはPピクチャに対する再生画像データ、参照画像用メモリ107に格納されたIピクチャまたはPピクチャに対する再生画像データが原画像の順序と同じ順番で出力されるように

CPU110によって制御される。復号器から出力された画像データはモニタ装置に与えられ、モニタ装置の表示画面に原画像が表示される。

【0028】

【発明が解決しようとする課題】ところで、本出願人は、原画像の解像度より低い解像度の再生画像を得る場合に、DCT係数のうちの一部のみを使用して逆DCTを行って得た画像に基づいて再生画像を生成することにより、原画像に対して解像度の低い再生画像を生成する方法（以下第1方法という）を開発した。

【0029】また、本出願人は、DCT係数のうちの一部のみを使用して逆DCTを行って得た画像に基づいて第1の再生画像を生成し、当該第1の再生画像に対して水平方向間引きおよび垂直方向間引きのうち、少なくとも垂直方向間引きを行って、原画像に対して解像度の低い第2の再生画像を生成する方法（以下第2方法という）を開発した。上記第1方法および第2方法とも、公知技術（従来技術）ではない。

【0030】上記第1方法と第2方法とを比較すると、再生画像によって得られる画質は第1方法の方が高いが、参照画像用メモリの容量は第1方法の方が少なくすることができる。したがって、いずれの方法をも用途に応じて選択できるような復号器があれば便利である。

【0031】この発明は、復号化された画像の画質が異なる2種類の復号化を選択できる動画像再生装置を提供することを目的とする。

【0032】

【課題を解決するための手段】この発明による第1の動画像復号化装置は、直交変換係数のうちの水平周波数の低域部分の係数のみを使用して逆直交変換を行って得た画像に基づいて水平方向が1/2に圧縮された第1の再生画像データを生成する第1の再生画像データ生成手段、第1の再生画像データを垂直方向に1/2に間引いて、水平方向および垂直方向がそれぞれ1/2に圧縮された第2の再生画像データを生成する第2の再生画像データ生成手段、第1の再生画像データ生成手段によって生成された第1の再生画像に基づいて復号化データを生成する第1の復号化データ生成手段、第2の再生画像データ生成手段によって生成された第2の再生画像に基づいて復号化データを生成する第2の復号化データ生成手段、ならびに第1の復号化データ生成手段と第2の復号化データ生成手段とを切り換える切替手段を備えていることを特徴とする。

【0033】この発明による第2の動画像復号化装置は、入力信号から得られた所定の大きさのブロック単位の直交変換係数のうち、水平周波数の高域部分の係数を除去して変換係数を半分に削減する係数削減回路、係数削減回路によって削減された変換係数を用いて逆直交変換を行うことにより、ブロック単位毎に水平方向が1/2に圧縮された再生画像データまたは時間軸予測誤差デ

ータを得る逆直交変換回路、逆直交変換回路によって得られた時間軸予測誤差データと所定の参照画像データとに基づいて、水平方向が $1/2$ に圧縮された再生画像データを生成する加算器、逆直交変換回路または加算器によって得られた再生画像データ（以下、第1の再生画像データという）を垂直方向に $1/2$ に間引いて、水平方向および垂直方向がそれぞれ $1/2$ に圧縮された第2の再生画像データを生成するための垂直間引回路、第1の再生画像データおよび第2の再生画像データのうち、復号モードが第1復号モードである場合には第1の再生画像データを出力し、復号モードが第2復号モードである場合には第2の再生画像データを出力する第1の切替手段、第1の切替手段から出力される画像データを第1参照画像用メモリまたは第2参照画像用メモリに送るためのメモリ選択用スイッチ、第1参照画像用メモリから出力される画像データに対して垂直間引回路によって間引かれた水平ラインを内挿するための第1垂直内挿回路、第2参照画像用メモリから出力される画像データに対して垂直間引回路によって間引かれた水平ラインを内挿するための第2垂直内挿回路、第1参照画像用メモリから出力される画像データおよび第1垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第1参照画像用メモリから出力される画像データを選択し、復号モードが第2復号モードである場合には第1垂直内挿回路から出力される画像データを選択する第2の切替手段、第2参照画像用メモリから出力される画像データおよび第2垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第2参照画像用メモリから出力される画像データを選択し、復号モードが第2復号モードである場合には第2垂直内挿回路から出力される画像データを選択する第3の切替手段、第2の切替手段から出力される画像データと第3の切替手段から出力される画像データとの平均をとる平均化回路、第2の切替手段から出力される画像データ、第3の切替手段から出力される画像データ、平均化回路から出力される画像データおよび接地電圧を切り換えて、上記加算器に参照画像データとして送る参照画像切替スイッチ、ならびに第1の切替手段から出力される画像データ、第1参照画像用メモリから出力される画像データおよび第2参照画像用メモリから出力される画像データを切り換えて出力する出力画像データ切替スイッチを備えていることを特徴とする。

【0034】この発明による第3の動画像復号化装置は、入力信号から得られた所定の大きさのブロック単位の直交変換係数のうち、水平周波数の高域部分の係数を除去して変換係数を半分に削減する係数削減回路、係数削減回路によって削減された変換係数を用いて逆直交変換を行うことにより、ブロック単位毎に水平方向が $1/2$ に圧縮された再生画像データまたは時間軸予測誤差データを得る逆直交変換回路、逆直交変換回路によって得

られた時間軸予測誤差データと所定の参照画像データとに基づいて、水平方向が $1/2$ に圧縮された再生画像データを生成する加算器、逆直交変換回路または加算器によって得られた再生画像データ（以下、第1の再生画像データという）を垂直方向に $1/2$ に間引いて、水平方向および垂直方向がそれぞれ $1/2$ に圧縮された第2の再生画像データを生成するための垂直間引回路、第1の再生画像データおよび第2の再生画像データのうち、復号モードが第1復号モードである場合には第1の再生画像データを出力し、復号モードが第2復号モードである場合には第2の再生画像データを出力する第1の切替手段、第1の参照画像用メモリを接続するための第1メモリ接続用入力端子および第1メモリ接続用出力端子、第2の参照画像用メモリを接続するための第2メモリ接続用入力端子および第2メモリ接続用出力端子、第1の切替手段から出力される画像データを第1メモリ接続用入力端子または第2メモリ接続用入力端子に送るためのメモリ選択用スイッチ、第1メモリ接続用出力端子から出力される画像データに対して垂直間引回路によって間引かれた水平ラインを内挿するための第1垂直内挿回路、第2メモリ接続用出力端子から出力される画像データに対して垂直間引回路によって間引かれた水平ラインを内挿するための第2垂直内挿回路、第1メモリ接続用出力端子から出力される画像データおよび第1垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第1メモリ接続用出力端子から出力される画像データを選択し、復号モードが第2復号モードである場合には第1垂直内挿回路から出力される画像データを選択する第2の切替手段、第2メモリ接続用出力端子から出力される画像データおよび第2垂直内挿回路から出力される画像データのうち、復号モードが第1復号モードである場合には第2メモリ接続用出力端子から出力される画像データを選択し、復号モードが第2復号モードである場合には第2垂直内挿回路から出力される画像データを選択する第3の切替手段、第2の切替手段から出力される画像データと第3の切替手段から出力される画像データとの平均をとる平均化回路、第2の切替手段から出力される画像データ、第3の切替手段から出力される画像データ、平均化回路から出力される画像データおよび接地電圧を切り換えて、上記加算器に参照画像データとして送る参照画像切替スイッチ、ならびに第1の切替手段から出力される画像データ、第1メモリ接続用出力端子から出力される画像データおよび第2メモリ接続用出力端子から出力される画像データを切り換えて出力する出力画像データ切替スイッチを備えていることを特徴とする。

【0035】

【発明の実施の形態】以下、図面を参照して、この発明をMPEG復号器に適用した場合の実施の形態について説明する。

【0036】以下、図1～図3を参照して、この発明の実施の形態について説明する。

【0037】図1は、MPEG復号器の構成を示している。

【0038】このMPEG復号器では、復号モードとして高画質モードと低画質モードとがある。復号モードは、ユーザまたは製造元によって設定される。

【0039】MPEG復号器は、集積回路50と、集積回路50に接続される第1参照画像用メモリ7および第2参照画像用メモリ8とを備えている。集積回路50には、第1参照画像用メモリ接続用の入力端子61および出力端子62、第2参照画像用メモリ接続用の入力端子91および出力端子92が設けられている。

【0040】第1参照画像用メモリ接続用の入力端子61および出力端子62には、第1の主メモリ71が接続される。第2参照画像用メモリ接続用の入力端子91および出力端子92には、第2の主メモリ81が接続される。

【0041】復号モードとして高画質モードが設定される場合には、図1に示すように、第1の主メモリ71に第1の追加メモリ72が接続され、第2の主メモリ81に第2の追加メモリ82が接続される。復号モードとして低画質モードが設定される場合には、これらの追加メモリ72、82を接続する必要はない。

【0042】つまり、復号モードとして高画質モードが設定される場合には、第1参照画像用メモリ7は第1の主メモリ71および第1の追加メモリ72から構成され、第2参照画像用メモリ8は第2の主メモリ81および第2の追加メモリ82から構成される。復号モードとして低画質モードが設定される場合には、第1参照画像用メモリ7は第1の主メモリ71のみから構成され、第2参照画像用メモリ8は第2の主メモリ81のみから構成される。

【0043】集積回路50は、可変長復号化器1、逆量子化器2、水平高域係数除去回路3、逆DCT回路4、加算器5、第1スイッチ31、垂直間引回路6、第2スイッチ32、第3スイッチ33、第1参照画像用メモリ接続用の入力端子61および出力端子62、第2参照画像用メモリ接続用の入力端子91および出力端子92、第4スイッチ34、第1垂直内挿回路9、第5スイッチ35、第6スイッチ36、第2垂直内挿回路10、第7スイッチ37、平均化部11、第8スイッチ38、第9スイッチ39、可変長復号化器12、ベクトル値変換回路13、フォーマット変換回路14およびCPU20を備えている。

【0044】変換係数の可変長符号は、可変長復号化器

1に送られる。マクロブロック・タイプを含む制御信号はCPU20に送られる。また、ユーザまたは製造元が設定した復号モードを表す信号が初期設定時にCPU20に送られる。

【0045】動きベクトルの可変長符号は、可変長復号化器12に送られて復号化される。可変長復号化器12によって得られた動きベクトルは、ベクトル値変換回路13に送られる。ベクトル値変換回路13には、CPU20から復号モードを表す信号が制御信号として送られる。

【0046】ベクトル値変換回路13は、復号モードが高画質モードである場合には、入力された動きベクトルを、その水平方向の大きさが $1/2$ になるように変換する。復号モードが低画質モードである場合には、ベクトル値変換回路13は、入力された動きベクトルを、その水平方向および垂直方向の大きさがそれぞれ $1/2$ になるように変換する。

【0047】ベクトル値変換回路13によって得られた動きベクトルは、第1参照画像用メモリ7および第2参照画像用メモリ8に、参照画像の切り出し位置を制御するための制御信号として送られる。

【0048】可変長復号化器1は、変換係数の可変長符号を復号化する。逆量子化器2は、可変長復号化器1から得られた変換係数（量子化されたDCT係数）を逆量子化してDCT係数に変換する。水平高域係数除去回路（係数削減回路）3は、図2（a）に示すように、逆量子化器2で生成されたDCT係数列を8（水平方向画素数） \times 8（垂直方向画素数）のサブブロック単位に対応する 8×8 のDCT係数 $F(u, v)$ （ただし、 $u = 0, 1, \dots, 7, v = 0, 1, \dots, 7$ ）に戻すとともに、各サブブロックの水平周波数の高域部分のDCT係数を除去して、図2（b）に示すように4（水平周波数方向 u ） \times 8（垂直周波数方向 v ）の数のDCT係数 $F(u, v)$ （ただし、 $u = 0, 1, \dots, 3, v = 0, 1, \dots, 7$ ）に変換する。

【0049】逆DCT回路4は、水平高域係数除去回路3で生成された 4×8 の数のDCT係数に、数式3で示すような 4×8 の逆DCTを施して、図2（c）に示すような元のサブブロック単位のデータが水平方向に $1/2$ に圧縮された4（水平方向画素数） \times 8（垂直方向画素数）のデータ数からなるデータ $f(i, j)$ （ただし、 $i = 0, 1, \dots, 3, j = 0, 1, \dots, 7$ ）を生成する。

【0050】

【数3】

$$f(i, j) = \frac{1}{4} \sum_{u=0}^3 \sum_{v=0}^7 C(u) C(v) \cdot F(u, v) \times \\ \cos \left\{ \frac{(2i+1)u\pi}{8} \right\} \cos \left\{ \frac{(2j+1)v\pi}{16} \right\}$$

ただし、

$$i, u = 0, 1, 2, 3 \\ j, v = 0, 1, 2, \dots, 7$$

$$C(u) \cdot C(v) = \begin{cases} 1/\sqrt{2} & u=0 \text{ または } v=0 \\ 1 & u \neq 0, v \neq 0 \end{cases}$$

【0051】また、このようにして得られた1つのマクロブロックを構成する4つのサブブロック単位に対応する画像データに基づいて水平方向が1/2に圧縮された8×16の1つのマクロブロック単位の再生画像データまたは予測誤差データを生成する。したがって、逆DCT回路4によって得られるマクロブロック単位のデータ量は、原画像のマクロブロック単位の画像データ量の半分となる。

【0052】逆DCT回路4によって生成された水平方向が1/2に圧縮された8×16のマクロブロック単位の予測誤差データには、そのマクロブロック・タイプに応じた参照画像データ（水平方向が1/2に圧縮された8×16のマクロブロック単位の参照画像データ）が加算器5によって加算され、再生画像データが生成される。参照画像データは、第8スイッチ38を介して加算器5に送られる。ただし、逆DCT回路4から出力された画像データがフレーム内予測符号に対する再生画像データである場合には、参照画像データは加算されない。

【0053】第1スイッチ31および第2スイッチ32は、復号モードが高画質モードである場合には第1の再生画像データを第3スイッチ33および第9スイッチ39に送るように、復号モードが低画質モードである場合には第1の再生画像データを垂直間引回路6に送るとともに垂直間引回路6によって得られた第2の再生画像データを第3スイッチ33および第9スイッチ39に送るように、CPU20によって制御される。

【0054】垂直間引回路6は、送られてきた8×16のマクロブロック単位の第1の再生画像データを、垂直方向に1/2に間引くことにより、8×8のマクロブロック単位の第2の再生画像データに変換する。したがって、垂直間引回路6によって得られるマクロブロック単位の画像データ量は、原画像のマクロブロック単位の画像データ量の1/4となる。

【0055】垂直間引回路6による垂直方向間引きは、図3に示すように、第1の再生画像データの水平ラインを2本単位おきに2本単位ずつ間引くことにより行われる。逆DCT回路4または加算器5によって得られた8×16のマクロブロック単位の第1の再生画像データでは、図3(a)に示すように奇数フィールドの水平ライ

ン（実線で示す）と偶数フィールドの水平ライン（破線で示す）とが垂直方向に交互に現れる。そこで、間引き後の画像において奇数フィールドの水平ラインと偶数フィールドの水平ラインとが均等に含まれるようにするために、図3(b)に示すように、第1の再生画像データの水平ラインを2本単位おきに2本単位ずつ間引いているのである。

【0056】第2スイッチ32から第9スイッチ39に送られた再生画像データがBピクチャに対する再生画像データである場合には、第9スイッチ39によって、そのBピクチャに対する再生画像データがフォーマット変換回路14に出力される。

【0057】第3スイッチ33に送られてきた再生画像データがIピクチャまたはPピクチャに対する再生画像データである場合に、第1参照画像用メモリ7または第2参照画像用メモリ8のうち、第3スイッチ33によって選択されているメモリに再生画像データが格納される。

【0058】復号モードが低画質モードの場合には、第2の再生画像データが第1参照画像用メモリ7（主メモリ71）または第2参照画像用メモリ8（主メモリ81）に格納されるので、第1参照画像用メモリ7（主メモリ71）および第2参照画像用メモリ8（主メモリ81）としては、従来に比べて1/4の容量のメモリを使用できる。

【0059】復号モードが高画質モードの場合には、第1の再生画像データが第1参照画像用メモリ7（主メモリ71+追加メモリ72）または第2参照画像用メモリ8（主メモリ81+追加メモリ82）に格納されるので、第1参照画像用メモリ7（主メモリ71+追加メモリ72）および第2参照画像用メモリ8（主メモリ81+追加メモリ82）としては、従来に比べて1/2の容量のメモリを使用できる。

【0060】第4スイッチ34および第5スイッチ35は、復号モードが高画質モードの場合には第1参照画像用メモリ7から読み出された8×16のマクロブロック単位の画像データを第8スイッチ38および平均化部11に送るように、復号モードが低画質モードの場合には第1参照画像用メモリ7から読み出された8×8のマク

20

30

40

50

ロブロック単位の画像データを第1の垂直内挿回路9に送るとともに、第1の垂直内挿回路9によって得られた8×16のマクロブロック単位の画像データを第8スイッチ38および平均化部11に送るように、CPU20によって制御される。

【0061】同様に、第6スイッチ36および第7スイッチ37は、復号モードが高画質モードの場合には第2参照画像用メモリ8から読み出された8×16のマクロブロック単位の画像データを第8スイッチ38および平均化部11に送るように、復号モードが低画質モードの場合には第2参照画像用メモリ8から読み出された8×8のマクロブロック単位の画像データを第2の垂直内挿回路10に送るとともに、第2の垂直内挿回路10によって得られた8×16のマクロブロック単位の画像データを第8スイッチ38および平均化部11に送るように、CPU20によって制御される。

【0062】第1の垂直内挿回路9は、復号モードが低画質モードの場合に第1参照画像用メモリ7から読み出された8×8のマクロブロック単位の参照画像データに対して、垂直方向の内挿を行って、つまり垂直間引回路6によって間引かれた水平ラインを補間して、8×16のマクロブロック単位の参照画像データを生成する。

【0063】第2の垂直内挿回路10は、復号モードが低画質モードの場合に第2参照画像用メモリ8から読み出された8×8のマクロブロック単位の参照画像データに対して、垂直方向の内挿を行って、つまり垂直間引回路6によって間引かれた水平ラインを補間して、8×16のマクロブロック単位の参照画像データを生成する。

【0064】平均化部11は、復号モードが高画質モードの場合には、第1参照画像用メモリ7および第2参照画像用メモリ8から読出された画像データを平均して、内挿的フレーム間予測符号化に用いられる8×16のマクロブロック単位の参照画像データを生成する。

【0065】平均化部11は、復号モードが低画質モードの場合には、第1垂直内挿回路9および第2垂直内挿回路10から読出された画像データを平均して、内挿的フレーム間予測符号化に用いられる8×16のマクロブロック単位の参照画像データを生成する。

【0066】第8スイッチ38は、CPU20によって次のように制御される。逆DCT回路4から出力されたデータがフレーム内予測符号化に対する再生画像データである場合には、スイッチ38の共通端子が接地端子に切り換えられる。

【0067】逆DCT回路4から出力されたデータが順方向フレーム間予測符号化に対する予測誤差データである場合または逆方向フレーム間予測符号化に対する予測誤差データである場合には、第8スイッチ38の共通端子が第1垂直内挿回路9からの参照画像データが送られる端子または第2垂直内挿回路10からの参照画像データが送られる端子のいずれか一方を選択するように切り換え

られる。

【0068】逆DCT回路4から出力されたデータが内挿的フレーム間予測符号化に対する予測誤差データである場合には、第8スイッチ38の共通端子が平均化部11の出力が送られる端子を選択するように切り換えられる。

【0069】なお、参照画像用メモリ7、8から参照画像が読み出される場合には、ベクトル値変換回路13からの動きベクトルに基づいて、その切り出し位置が制御される。復号モードが高画質モードである場合に、ベクトル値変換回路13によって動きベクトルの水平方向の大きさが1/2に変換されているのは、復号モードが高画質モードである場合には、参照画像用メモリ7、8に送られるマクロブロック単位の画像データ（第1の再生画像データ）が水平方向に1/2に圧縮されたものとなっているためである。

【0070】復号モードが低画質モードである場合に、ベクトル値変換回路13によって動きベクトルの水平方向および垂直方向の大きさが1/2に変換されているのは、復号モードが低画質モードである場合には、参照画像用メモリ7、8に送られるマクロブロック単位の画像データ（第2の再生画像データ）が水平および垂直方向にそれぞれ1/2に圧縮されたものとなっているためである。

【0071】第9スイッチ39は、第2スイッチ32から第9スイッチ39に送られてきたBピクチャに対する再生画像データ、参照画像用メモリ7に格納されたIピクチャまたはPピクチャに対する再生画像データ、参照画像用メモリ8に格納されたIピクチャまたはPピクチャに対する再生画像データが原画像の順序と同じ順番で出力されるようにCPU20によって制御される。第9スイッチ39から出力された第1または第2の再生画像データは、フォーマット変換回路14によってモニタ装置の水平および垂直走査線数に対応するようにフォーマット変換された後、モニタ装置に送られる。

【0072】低画質モード時における垂直解像度と高画質モード時における垂直解像度とについて具体的に説明する。たとえば、垂直画素数1080×水平画素数1920のHDTV信号から、1フィールドが240画素×720画素で60フィールド/秒のインターレース信号を作成する場合を想定する。

【0073】復号モードが低画質モードの場合には、HDTV信号から1フレームが540画素×960画素で30フレーム/秒の映像画像が得られる。この映像信号を60フィールド/秒のインターレース信号にすると、1フィールドが270画素×960画素の映像信号となる。したがって、フォーマット変換回路14によって1フィールドが240画素×720画素で60フィールド/秒のインターレース信号を作成した場合には、比較的画質の高い映像が得られる。

【0074】したがって、垂直画素数1080×水平画素数1920のHDTV信号から、1フィールドが240画素×720画素で60フィールド/秒のインターレース信号を作成する場合には、復号モードを低画質モードに設定することにより、参照画像用メモリの容量の低減化が図れる。

【0075】次に、垂直画素数1080×水平画素数1920のHDTV信号から、1フィールドが480画素×720画素で60フレーム/秒のプロGRESSIB信号を作成する場合を想定する。

【0076】復号モードが低画質モードの場合には、HDTV信号から1フレームが540画素×960画素で30フレーム/秒の映像画像が得られる。この映像信号を60フレーム/秒のプログレッシブ画像にすると、1フレームが270画素×960画素の映像信号となる。したがって、フォーマット変換回路14によって1フレームが480画素×720画素で60フレーム/秒のプログレッシブ信号を作成しようとする、水平ラインを補間する必要があるため、画質が低下する。

【0077】復号モードが高画質モードの場合には、HDTV信号から1フレームが1080画素×960画素で30フレーム/秒の映像画像が得られる。この映像信号を60フレーム/秒のプログレッシブ画像にすると、1フレームが540画素×960画素の映像信号となる。したがって、フォーマット変換回路14によって、1フレームが480画素×720画素で60フレーム/秒のプログレッシブ信号を作成した場合には、比較的画質の高い映像が得られる。

【0078】つまり、垂直画素数1080×水平画素数1920のHDTV信号から、1フレームが480画素×720画素で60フレーム/秒のプログレッシブ信号を作成する場合には、高画質モードが適している。

【0079】上記実施の形態では、1つの集積回路で低画質モードと高画質モードとのいずれにも対応することができるため、1つの集積回路を低級機用と高級機用とに使い分けすることができるようになる。また、低画質モードで十分な機器に搭載される場合には、参照画像用メモリも主メモリのみで足りるので、コストを低く抑えることができる。

【0080】また、低画質モードで十分な機器に搭載さ

れる場合に、参照画像用メモリを主メモリと追加メモリとで構成することによって、追加メモリをグラフィックス等の他の用途のメモリとして利用することも可能となる。

【0081】

【発明の効果】この発明によれば、復号化された画像の画質が異なる2種類の復号化を選択できる動画像再生装置が実現する。

【図面の簡単な説明】

10 【図1】MPEG復号器の構成を示すブロック図である。

【図2】水平高域係数除去回路によって水平空間周波数の高域部分が除去された後のDCT係数を示すとともに、逆DCT回路によって逆変換された後のデータを示す模式図である。

【図3】垂直間引回路による間引処理を説明するための模式図である。

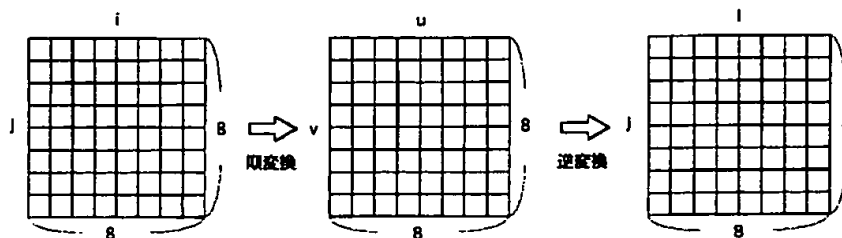
【図4】従来のMPEG復号器の構成を示すブロック図である。

20 【図5】MPEG符号器で行われるDCTおよび従来のMPEG復号器で行われる逆DCTを説明するための模式図である。

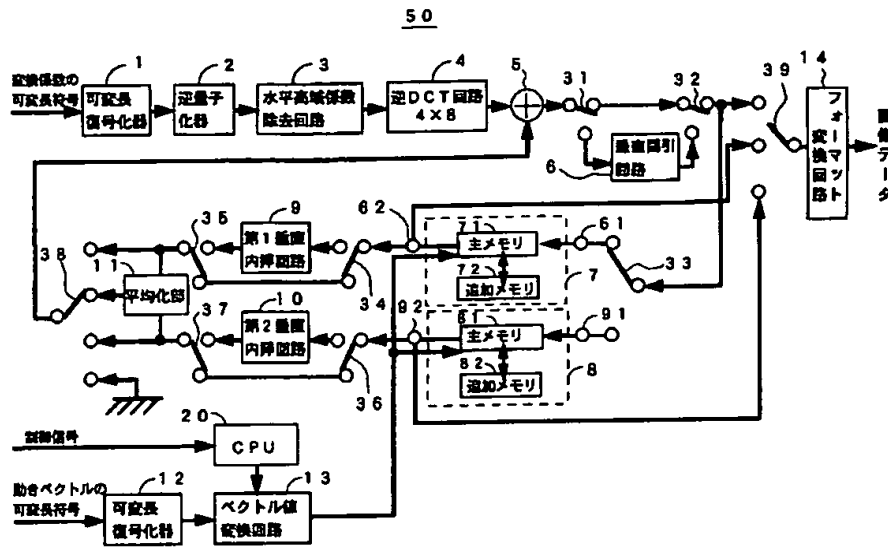
【符号の説明】

- 1 可変長復号化器
- 2 逆量子化器
- 3 水平高域係数除去回路
- 4 逆DCT回路
- 5 加算器
- 6 垂直間引回路
- 7 第1参照画像用メモリ
- 8 第2参照画像用メモリ
- 9 第1垂直内挿回路
- 10 第2垂直内挿回路
- 11 平均化部
- 12 可変長復号化器
- 13 ベクトル値変換回路
- 14 フォーマット変換回路
- 20 CPU
- 31～39 スイッチ

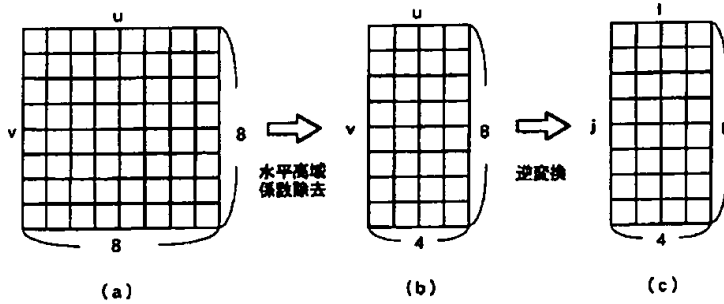
【図5】



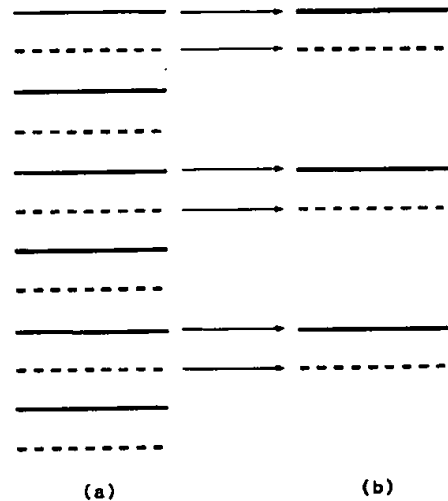
【図1】



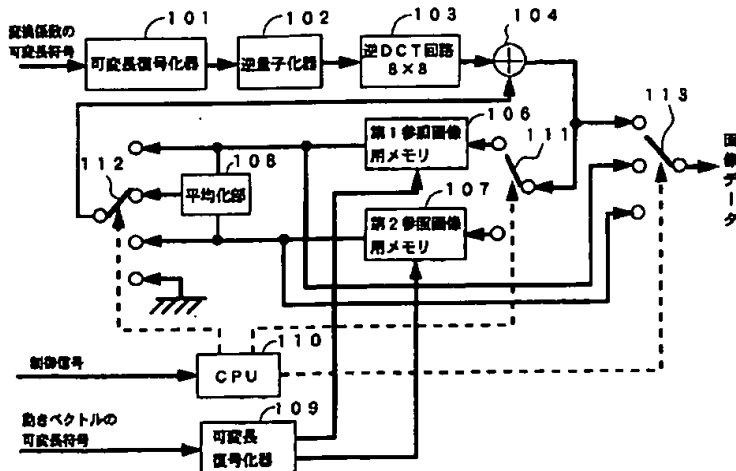
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 山下 昭彦

大阪府守口市京阪本通 2 丁目 5 番 5 号 三
洋電機株式会社内